

ФЕДЕРАЛЬНОЕ АГЕНТСТВО ВОЗДУШНОГО ТРАНСПОРТА РФ
ФЕДЕРАЛЬНОЕ ГОСУДАРСТВЕННОЕ ОБРАЗОВАТЕЛЬНОЕ УЧРЕЖДЕНИЕ ВЫСШЕГО
ПРОФЕССИОНАЛЬНОГО ОБРАЗОВАНИЯ
«МОСКОВСКИЙ ГОСУДАРСТВЕННЫЙ ТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ ГРАЖДАНСКОЙ
АВИАЦИИ (МГТУ ГА)»

УТВЕРЖДАЮ
Проректор по УМР
Криницин В.В.
"___" _____ 2007 г.

РАБОЧАЯ ПРОГРАММА ДИСЦИПЛИНЫ
"СХЕМОТЕХНИКА ЭВМ"

Специальность 230101

Факультет ПМ и ВТ.

Кафедра Вычислительных машин, комплексов, систем и сетей.

Курс 3. Форма обучения дневная. Семестр 5,6.

Общий объём учебных часов на дисциплину - 200 часов.

Лекции	-68 часов.
Практические занятия	-36 часов.
Лабораторные занятия	-32 часа.
Самостоятельная работа	-64 часа.
Курсовой проект	-3 курс, 6 семестр.
Зачет	-3 курс, 5 семестр.
Экзамен	-3 курс, 6 семестр.

Москва, 2007 г.

Рабочая программа составлена в соответствии с Государственными требованиями к минимуму содержания и уровню подготовки выпускника по специальности.

Рабочую программу составил:

Шапкин Ю.А., доцент, к.т.н. _____

Рабочая программа утверждена на заседании кафедры ВМКСС, протокол №__4__от"__25____" декабря 2007 г.

Заведующий кафедрой В.В. Соломенцев
профессор, д.т.н.

Рабочая программа одобрена методическим советом специальности "Вычислительные машины, комплексы, системы и сети", протокол №__3__от __25.12.2007 г.

Председатель методического совета Соломенцев В.В., доктор технических наук _____

Рабочая программа согласована с Учебно-методическим управлением (УМУ).

Начальник УМУ Логачев В.П. _____

1.Цель и задачи дисциплины.

1.1.Цель преподавания дисциплины.

1.1.1. Изучение основных процессов и методов построения и проектирования схем дискретных и интегральных элементов, интегральных микросхем, блоков и устройств ЭВМ.

1.1.2.Получение практических навыков по разработке и использованию схем различного уровня и интегральных микросхем при проектировании ЭВМ.

1.2.Задачи изучения дисциплины.

1.2.1.Подготовить к самостоятельному проектированию и обоснованному использованию аппаратных средств ЭВМ.

1.2.2.Дать представление о тенденциях развития цифровой схемотехники, применении перспективных схемотехнических решений построения схем обработки, преобразования, хранения и передачи информации, предельных характеристиках современной цифровой электроники.

1.2.3.Изложить методики проектирования сложных цифровых схем на уровне блоков и устройств.

2.Содержание дисциплины

Раздел 1. Введение (2 часа)

Лк. 1.1 Цель, задачи дисциплины и её место в подготовке специалистов по проектированию и использованию ЭВМ. История развития элементной базы ЭВМ. Классификация и определение схем ЭВМ, и их назначение.

Раздел 2. Логические элементы и микроблоки ЭВМ (6 часов)

Лк.2.1 Классификация и определение логических элементов и микроблоков. Конструктивно-технологические разновидности интегральных микроэлементов и микрокомпонентов. Основные характеристики интегральных элементов.

Лк.2.2 Схемотехника интегральных логических схем. Элементы резисторно-транзисторной, резисторно-конденсаторной транзисторной, диодно-транзисторной, транзисторно-

транзисторной логики. Составы промышленных серий интегральных микросхем. Достоинства и недостатки. Области применения.

Лк.2.3 Логические элементы транзисторной логики с эмиттерными связями, транзисторной логики с непосредственными связями, на основе полевых транзисторов (МДП, КМДП). Составы серий ИС. Достоинства и недостатки. Области применения.

Раздел 3. Схемотехническое проектирование комбинационных схем ЭВМ (10 часов)

Лк.3.1 Основы логического и схемотехнического проектирования комбинационных схем в различных логических и схемотехнических базисах. Задача схемотехнического проектирования. Этапы проектирования.

Лк.3.2 Преобразователи кодов, шифраторы, дешифраторы. Определение. Классификация. Синтез и построение схем с использованием ИС.

Лк.3.3 Схемы передачи информации. Мультиплексоры, демультиплексоры. Определение. Классификация. Построение схем с использованием ИС. Компараторы и схемы контроля информации. Мажоритарные элементы.

Лк.3.4 Полусумматоры и сумматоры. Принципы построения многозарядных сумматоров. Определение времени суммирования. Ускорение переноса. Схемы ускоренного переноса. Двоично-десятичный сумматор.

Лк.3.5 БИС/СБИС с программируемой структурой; программируемые логические матрицы. Программируемая матричная логика. Базовые матричные кристаллы, оперативно перестраиваемые FPGA.

Раздел 4. Схемотехника последовательностных схем (8 часов)

Лк.4.1 Последовательностные схемы. Определение. Триггеры. Классификация. Назначение. Быстродействие, синхронизация, тактируемость. Риски сбоя в последовательностных и комбинационных схемах. Синтез триггеров RS-, JK-, T- и D-триггеров. Двухступенчатые схемы.

Лк.4.2 Регистры памяти. Назначение, Классификация. Регистры с цепями приёма и выдачи информации. Сдвигающиеся регистры. Назначение, Классификация. Схемы сдвигающихся регистров со сдвигом вправо и влево. Реверсивные сдвигающиеся регистры.

Лк.4.3 Счетчики. Назначение. Классификация. Двоичные счетчики. Ускорение переноса. Счетчики с последовательным, сквозным и параллельным переносом.

Счетчики с коэффициентом пересчета $K 2^n$. Способы реализации таких счетчиков. Десятичные счетчики. Распределители сигналов на базе сдвигающихся регистров, счетчиков и дешифраторов.

Лк.4.4 Совместная работа цифровых элементов в составе цифровых устройств. Типы выходных каскадов, цепи питания, согласование связей, элементы задержки, формирование импульсов, элементы индикации, оптоэлектронная разведка.

Раздел 5. Проектирование арифметико-логических устройств (10 часов)

Лк.5.1 Классификация и назначение арифметико-логических устройств (АЛУ). Структурные схемы АЛУ с закрепленными и общими микрооперациями.

Лк.5.2 Этапы проектирования АЛУ с закрепленными микрооперациями. Формулирование содержания операций. Выбор методов, способов и алгоритмов реализации операций. Составление подробного описания процесса выполнения операций. Выбор регистров и блоков памяти. Выбор операционных элементов.

Лк.5.3 Разработка и минимизация граф-схемы алгоритма выполнения операции (ГСА). Составление таблицы регистров и микроопераций.

Лк.5.4 Синтез и выбор схем операционных элементов и их минимизация. Построение функциональной и принципиальной схем АЛУ.

Лк.5.5 Особенности проектирования АЛУ с общими микрооперациями.

Раздел 6. Проектирование устройств управления (12 часов)

Лк.6.1 Устройство управления (УУ). Назначение и применение. Классификация УУ. Структурные схемы УУ. Блок пуска-останова. Проектирование УУ с жесткой логикой на основе автомата Мили. Основные этапы проектирования. Отметка состояний на ГСА. Выбор способа кодирования состояний и типа триггера для реализации регистра состояний.

Лк.6.2 Составление структурной таблицы переходов и состояний. Составление логических уравнений управляющих сигналов и сигналов переключения и их минимизация. Составления функциональной и принципиальной схем.

Лк.6.3 Особенности проектирования УУ с жесткой логикой на основе автомата Мура.

Лк.6.4 Проектирование УУ с программируемой логикой. Структурная схема микропрограммного устройства управления. Этапы проектирования. Установка меток на ГСА и составление

логической схемы автомата (ЛСА). Выбор способа кодирования, формата и состава микроопераций.

Лк.6.5 Построение матрицы включения и определение разрядности полей микрокоманд. Составление микропрограммы выполнения каждой операции.

Лк.6.6. Коррекция матрицы включения, форматов микрокоманд и микропрограммы. Построение функциональной схемы микропрограммного УУ.

Раздел 7. Цифро-аналоговые и аналого-цифровые преобразователи (4 часа)

Лк.7.1 Цифро-аналоговые преобразователи. Их назначение, схемотехника и особенности применения микросхем ЦАП.

Лк.7.2 Аналого-цифровые преобразователи. Назначение, схемотехника.

Раздел 8. Запоминающие устройства (12 часов)

Лк.8.1 Полупроводниковые запоминающие устройства. Определение. Классификация. Основные характеристики и параметры.

Лк.8.2 Оперативные запоминающие устройства. Схемы БИС/СБИС статической и динамической памяти. Режимы записи, чтения, регенерации.

Лк.8.3 Полупостоянные и постоянные запоминающие устройства на интегральных схемах. Назначение, классификация, микросхемы, временные диаграммы.

Лк.8.4 Сверхоперативная регистровая память (РП). Назначение. Схема. Повышение производительности запоминающих устройств при введении РП.

Лк.8.5 Безадресные ЗУ. Стек с дисциплиной обслуживания LIFO и FIFO. Функциональная схема. Режимы записи и чтения.

Лк.8.6 Программируемые логические матрицы. Виды ПЛМ. Схемотехника. Проектирование аппаратных средств на ПЛМ.

Раздел 9. Микропроцессоры и их применение (4 часа)

Лк.9.1 Микропроцессорные комплекты повышенного быстродействия. Схемотехника. Использование для построения узлов ЦВМ.

Лк.9.2 Центральный процессорный элемент (ЦПЭ). Схемная реализация. Использование.

Практические занятия (36 часов)

- ПЗ-1. Единая система конструкторской документации (ЕСКД). Условные графические обозначения. Оформление схем. 2 часа
- ПЗ-2. Реализация логических функций в различных базисах. Схемы одноразрядных логических операций. Переход от базиса к базису, правило де-Моргана. 2 часа
- ПЗ-3. Построение схем преобразователей прямого кода в дополнительный и обратный. 2 часа
- ПЗ-4. Построение шифраторов, дешифраторов и схем на их базе. 2 часа
- ПЗ-5. Схемы сумматоров. Двоично-десятичный сумматор. 2 часа
- ПЗ-6. Триггеры и регистры. Построение регистров памяти, сдвига на различных типах триггеров. Арифметический, логический и циклический сдвиги вправо и влево. 2 часа
- ПЗ-7. Счетчики на базе различных триггеров и с различными коэффициентами пересчета. 2 часа
- ПЗ-8. Проектирование АЛУ с закрепленными микрооперациями. 4 часа
- ПЗ-9. Проектирование АЛУ с общими микрооперациями. 2 часа
- ПЗ-10. Проектирование УУ с жесткой логикой на основе автомата Мили. 4 часа
- ПЗ-11. Проектирование УУ с жесткой логикой на основе автомата Мура. 2 часа
- ПЗ-12. Проектирование микропрограммного УУ. 2 часа
- ПЗ-13. Построение схем безадресных ЗУ, реализующих процедуры FIFO и LIFO. 2 часа
- ПЗ-14. Проектирование схемы регистровой памяти. 2 часа
- ПЗ-15. Проектирование ЗУ большой ёмкости на базе микросхем памяти. 2 часа
- ПЗ-16. Реализация сложных логических функций на ПЛМ. 2 часа

2.3. Лабораторные работы (32 часа)

- ЛР-1 Схемотехника комбинационных схем узлов преобразования информации. 8 часов
- ЛР-2 Схемотехника последовательностных схем преобразования информации. 8 часов
- ЛР-3 Схемотехника блоков обработки и преобразования цифровой информации. 8 часов
- ЛР-4 Схемотехника и использование микросхем памяти и реализации блоков на их основе. 8 часов

2.4. Тематика курсовых проектов

- КП-1 Арифметико-логические устройства с фиксированной запятой, плавающей запятой, десятичные, с закрепленными и общими микрооперациями.
- КП-2 Устройства умножения, деления, перевода чисел из одной системы исчисления в другую.
- КП-3 Устройства управления с жесткой и программируемой логикой на основе автоматов Мили и Мура.
- КП-4 Построение блоков регистровой памяти с различными режимами записи и чтения. Буферные ЗУ, реализация очереди, стека.
- КП-5 Блоки ЗУ, статистические, динамические, с дополнительными функциями реализации режимов записи и чтения.
- КП-6 Устройства прерывания, таймеры, источники питания.

3. Рекомендуемая литература

3.1 Основная литература

№ п/п	Автор	Наименование, издательство, год издания
1.	Алексенко А.Г., Шагурин И.И.	Микросхемотехника Киев: МК Пресс, 2005
2.	Лысиков Б.Г.	Цифровая и вычислительная техника: учебник.- Минск: УП Экоперспектива, 2002.
3.	Бабич В.П.	Компьютерная Схемотехника. Методы построения и проектирования.- Киев: МК Пресс, 2004

3.2 Дополнительная литература

№ п/п	Автор	Наименование, издательство, год издания
1.	Вениаминов В.Н.	Микросхемы и их применение Л.: Машиностроение, 1991
2.	Хвощ С.Т и др.	Микропроцессоры и микроЭВМ Л.: Машиностроение, 1991
3.	Мальцев П.П.	Цифровые интегральные микросхемы Справочник. М.: Радио и связь, 1994
4.	Пряшников В.А.	Электроника Санкт-Петербург "Корона Принт", 1998
5.	Лебедев О.Н.	Микросхемы памяти и их применение М.: Радио и связь, 1990
6.	Лебедев О.Н., Мирошниченко А.И., Телец В.А.	Изделия электронной техники М.: Радио и связь, 1994
7.	ГОСТ 19. 701-90	Схемы алгоритмов, программ, данных и систем Государственный комитет по стандартам
8.	ГОСТ 2. 743-82	ЕСКД. Правила выполнения электрических схем Государственный комитет по стандартам

Рабочая программа периодически корректируется, и изменения вносятся в лист изменений (форма 1).

Форма 1.

Дополнения и изменения в рабочей программе учебной дисциплины на 20_ /20_ учебный год.

В рабочую программу вносятся следующие изменения:

Рабочая программа пересмотрена и одобрена на заседании кафедры "Вычислительные машины, комплексы, системы и сети".

Заведующий кафедрой _____

Протокол № ____ от " ____ " _____ 200_ г.

Внесённые изменения утверждены.

Начальник УМУ _____